



Programa de Asignatura

UNIVERSIDAD DE SONORA
Departamento de Ingeniería Industrial

DIVISIÓN DE INGENIERÍA
Programa: Ingeniería Mecatrónica, Plan 2007-2

Asignatura: Electrónica Digital	Clave: 9949	Semestre: VII
Tipo: Obligatoria H. Teoría: 2 H. Práctica: 2 H. Laboratorio: 1	HSM: 5	Créditos: 7

Requisitos: Materia	Clave
Electrónica Analógica	9946

Objetivo General:

El alumno aprenderá las técnicas de diseño, simulación e implementación de los sistemas digitales, así como su relación en el diseño de sistemas mecatrónicos.

CONTENIDO DEL PROGRAMA

Nombre del Tema	Objetivo del tema	Hrs. por Tema	Subtemas	Hrs. por subtema	Referencia Libro/Capítulo
1. Algebra Booleana	El alumno aprenderá la aplicación de las leyes y operaciones del algebra booleana. Diseñará un circuito lógico combinatorio partiendo de la descripción del comportamiento deseado del circuito.	12	1. Operaciones Básicas. 2. Leyes y Teoremas del algebra booleana. 3. Simplificación algebraica de expresiones de conmutación. 4. Diseño lógico combinatorio. 5. Expansiones generales de términos producto y términos suma. 6. Funciones especificadas de forma incompleta.	2 3 2 2 2 1	1/ 2,15 2/ 2,3,4 3/3
2. Mapas de Karnaugh	El alumno construirá el mapa de Karnaugh dada una función de 2 a 4 variables. Obtendrá la suma de productos mínima o el producto de sumas mínimo de una función a partir del mapa. Comprender la relación entre las operaciones realizadas utilizando el mapa y las correspondientes operaciones algebraicas.	10	1. Formas mínimas. 2. Mapas de Karnaugh de 2 ,3 y 4 variables. 3. Obtención de expresiones mínimas.	2 4 4	1/ 15 2/5 3/ 4 4/3



Programa de Asignatura

UNIVERSIDAD DE SONORA
Departamento de Ingeniería Industrial

DIVISIÓN DE INGENIERÍA
Programa: Ingeniería Mecatrónica Plan 2007-2

3. Diseño y Simulación de Circuitos Combinatorios	El alumno aprenderá a dibujar un diagrama temporal para un circuito combinatorio con retardos de compuerta lógica. Implementará una función de conmutación empleando un circuito de dos niveles que esté libre de peligros estáticos y dinámicos. Diseñar un circuito lógico usando un simulador.	10	<ol style="list-style-type: none"> 1. Diseño de circuitos combinatorios 2. Retardos de compuertas lógicas y diagramas temporales. 3. Simulación de circuitos lógicos. 	<p>2 2 6</p>	<p>2/8 3/4 4/4</p>
4. Multiplexores, Decodificadores y PLD	El alumno implementará un multiplexor utilizando compuertas lógicas. Utilizará una ROM para desarrollar un conjunto de funciones lógicas. Determinará el patrón de programación necesario para implementar un conjunto de funciones lógicas con una PLA.	10	<p>Multiplexores.</p> <ol style="list-style-type: none"> 1. Buffers Tri-estado. 2. Decodificadores y codificadores. 3. Memorias ROM. 4. Dispositivos Lógicos programables. 5. Introducción a los dispositivos CPLD y dispositivos FPGA. 	<p>2 1 2 2 1</p>	<p>2/9 3/ 12</p>
5. Biestables, Latches y Contadores	El alumno construirá diagramas temporales que muestren cómo varía cada señal del circuito en función del tiempo. Mostrará cómo pueden construirse latches, biestables y contadores mediante el diseño lógico.	10	<ol style="list-style-type: none"> 1. Introducción a los dispositivos con memoria. 2. Latch tipo SR y D. 3. Flip Flops tipo D, JK, T, SR disparado por flanco. 4. Diseño de contadores. 	<p>2 2 4 2</p>	<p>2/11,12 3/ 5,6,7</p>
6. Diseño de Circuitos Secuenciales	El alumno aprenderá a diseñar un circuito secuencial utilizando compuertas lógicas y biestables. Desarrollará un circuito secuencial utilizando una ROM, PLA y biestables.	10	<ol style="list-style-type: none"> 1. Introducción al diseño de circuitos secuenciales. 2. Diseño de circuitos secuenciales utilizado memorias ROM. 3. Simulación de circuitos secuenciales. 4. Problemas de Diseño. 	<p>2 3 2 3</p>	<p>2/13,16 3/ 11, 12 4/5,7,9</p>



Programa de Asignatura

UNIVERSIDAD DE SONORA
Departamento de Ingeniería Industrial

DIVISIÓN DE INGENIERÍA
Programa: Ingeniería Mecatrónica Plan 2007-2

7. Circuitos Para Operaciones Aritméticas	El alumno comprenderá la operación de diversos circuitos para la suma, resta, multiplicación y división de números binarios y otras operaciones similares.	6	1. Sumador serie con acumulador.	2	2/18
			2. Diseño de un multiplicador paralelo	2	3/6
			3. Diseño de un divisor binario	2	



Programa de Asignatura

UNIVERSIDAD DE SONORA
Departamento de Ingeniería Industrial

DIVISIÓN DE INGENIERÍA
Programa: Ingeniería Mecatrónica Plan 2007-2

METODOLOGÍA Y RECURSOS DIDÁCTICOS

- Exposición en pizarrón por parte del profesor.
- Resolución de problemas en clase y mediante tareas por parte del alumno.
- Exposición de aplicaciones por parte del profesor y por parte del alumno.
- Elaboración de prácticas de laboratorio.

FORMA DE EVALUACIÓN

-3 Exámenes	60% (20% cada uno)
-Prácticas	30%
-Tareas	10%

PERFIL ACADÉMICO DEL MAESTRO

Maestro en ciencias o ingeniería con formación académica en Informática, Computación, Matemáticas o Electrónica, con experiencia en Sistemas Digitales.



Programa de Asignatura

UNIVERSIDAD DE SONORA
Departamento de Ingeniería Industrial

DIVISIÓN DE INGENIERÍA
Programa: Ingeniería Mecatrónica Plan 2007-2

BIBLIOGRAFÍA:

NUMERO	AUTOR	TITULO	EDITORIAL	EDICIÓN	AÑO
1	Grimaldi Ralph P.	Matemáticas Discreta y Combinatoria. Una introducción con aplicaciones.	Prentice Hall	TERCERA	1998
2	Roth Charles h. Jr.	Fundamentos de diseño lógico.	Thomson	QUINTA	2004
3	Tocci Ronald J. y Widmer Neals	Sistemas Digitales Principios y Aplicaciones.	Pearson	OCTAVA	2003
4	Morris Mano	Diseño Digital	Pearson	TERCERA	2003